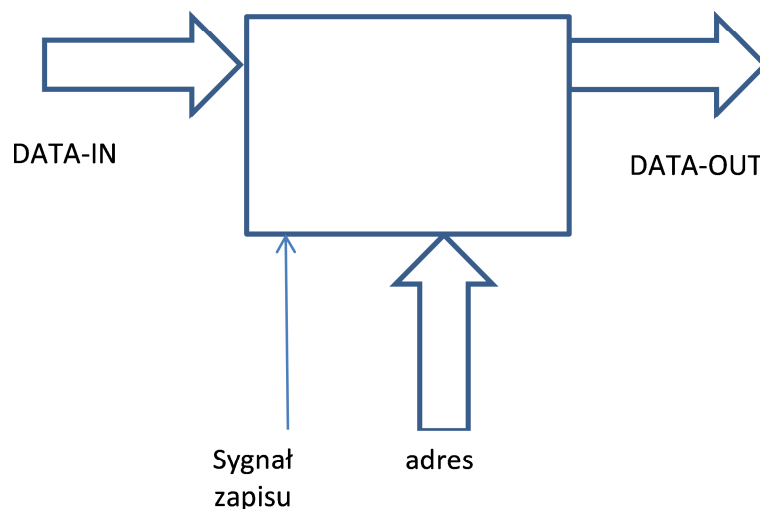


PAMIĘĆ RAM

Pamięć służy do przechowania bitów. Do pamięci musi istnieć możliwość wpisania i odczytania danych. Bity, które są przechowywane w pamięci pogrupowane są na komórki, z których każda przechowuje określoną (i stałą dla danej pamięci) ilość bitów. Najczęściej ta ilość bitów jest potęgą liczby 2 czyli rozmiar komórki to 1, 4, 8 lub 16 bitów. Komórki są ponumerowane. Numer komórki zwany jest adresem i w sposób jednoznaczny identyfikuje daną komórkę. W danym momencie dostęp jest do określonej komórki pamięci, którą można odczytać lub można do niej zapisać. Przykładowy moduł pamięci pokazano na rysunku niżej. Można w nim wyróżnić linie adresowe (tzw. szyna lub magistrala adresowa), które służą do wyboru komórki pamięci (adres podaje się oczywiście binarnie). Ilość linii adresowych zależy od ilości komórek w pamięci (jeżeli jest N linii adresowych to oznacza że jest 2^N komórek pamięci). Linie DATA-IN (szyna danych) służą do podania danych, które zostaną zapisane do wybranej adresem komórki pamięci. Moment zapisu definiowany jest podanie sygnału zapisującego na wejście zapis. DATA-OUT są to linie na które podawane są przechowywane bity z wybranej adresem komórki pamięci. Ilość linii DATA-IN jest taka sama jak DATA-OUT i jest równa ilości bitów przechowywanych przez pojedynczą komórkę.

Jeżeli chodzi o realizację, to do przechowywania pojedynczego bitu wykorzystuje się przerzutnik. Do realizacji wykorzystać przerzutniki synchroniczne (D, JK lub T).



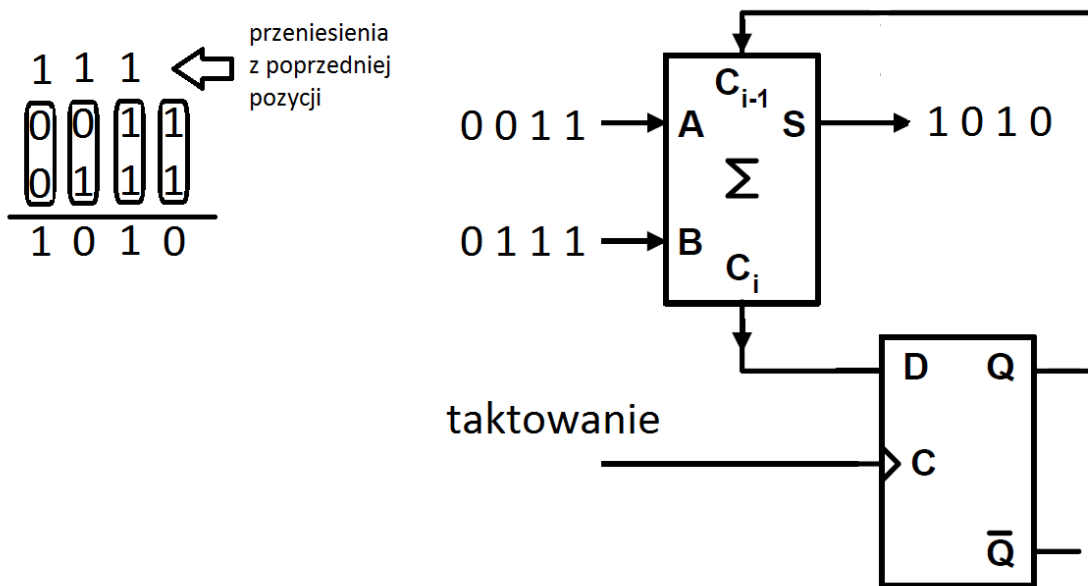
Rysunek 1. Blokowy schemat pamięci

Organizacja 4x1bit oznacza 4 komórki pamięci, z których każda przechowuje 1 bit, czyli do realizacji zadania użyjemy 4x1 przerzutników.

Układy szeregowe (sumatory, subtraktory, komparator)

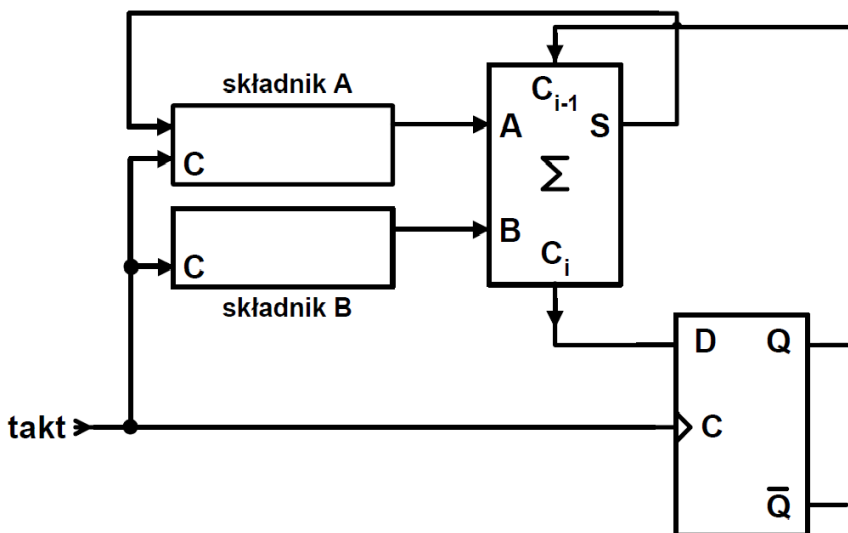
W układzie szeregowym można sumować, odejmować i porównywać dwie liczby o dowolnej długości (ilości bitów). Do wejścia układu podaje się parami bity sumowanej liczby począwszy od najmłodsze do najstarsze. Na wyjściu otrzymuje się wynik będący wynikiem sumowania dwóch podanych aktualnie bitów i przeniesienia pamiętanego w układzie z poprzedniej pozycji.

Na przykład jeśli chcemy dodać dwie liczby 3 i 7 to po zamianie na bity otrzymamy 0011 oraz 0111 (jeżeli zapiszemy na 4 bitach). Wprowadzamy zatem parami na wejście począwszy do najmłodszej pozycji - te pary to 11, 11, 01 i 00. Z dodawania pierwsze pary(11) otrzymamy 0 i wygenerujemy przeniesienie 1 na następną pozycję, z drugiej pary (11) po uwzględnieniu przeniesienia z poprzedniej pozycji otrzymamy 1 z przeniesieniem 1 na następną pozycję (1+1+1). Po trzeciej parze 01 po uwzględnieniu przeniesienia otrzymamy 0 i przeniesienie 1. Po dodaniu ostatniej pary 00 z przeniesieniem 1 otrzymamy 1 z przeniesieniem 0. Jak teraz po kolei wpisujemy te wyniki to otrzymamy 1010 czyli 10 dziesiętnie. Realizacja układu dodającego może być w postaci automatowej bądź w zwykłej. W tym drugim przypadku będzie wyglądała ona następująco. Przerzutnik służy do zapamiętania przeniesienia z poprzedniej pozycji



Rysunek 2. Sumator szeregowy

Wersja sumatora akumulacyjnego polega na tym iż składnik A i składnik B jest wcześniej wpisany do rejestru (np. poprzez wpis równoległy do rejestru) i poprzez taktowanie wykonywane jest sumowanie, a wynik sumowania może być wpisany do rejestru A lub B lub osobnego rejestru. Na rysunku niżej przedstawiono przypadek, kiedy wynik jest wpisywany do rejestru A.



Rysunek 3. Sumator akumulacyjny

Na analogicznej zasadzie działa subtraktor oraz komparator. Poniżej przedstawiono działanie komparatora szeregowego dającego wyniki: mniejsza(m), większa(w) i równa(r).

Założmy, że mamy porównać dwie liczby: 1100 oraz 1001. Zgodnie z tym co napisano wcześniej porównujemy parami bity od najmłodszych do najstarszych.

1	1	0	0
1	0	0	1
w	w	m	m

Po porównaniu dwóch ostatnich bitów otrzymamy wynik mniejsze. Z porównania kolejnych bitów wynikałoby, iż powinien być równy, ale ponieważ bierzemy pod uwagę całą dotychczasową liczbę, więc przepisujemy wynik z poprzedniej pozycji. W kolejnej parze (10) jest jasne iż poprzednia pozycja nie wpływa na wynik, więc wpisuje się większe. Ostatnia para bitów (11) powoduje iż powinniśmy wpisać wynik z poprzedniego porównania czyli większe. Wynik porównania dwóch liczb to wynik przypisany porównaniu ostatniej (o największej wadze) pary bitów. Można sobie wyobrazić wersję porównywania od najstarszych bitów.

W niektórych zadaniach dla studentów wyniki mogą być ograniczone do dwóch (np. równy i różny, mniejszy i większy lub równy , większy i mniejszy lub równy). Zasada jest analogiczna.

Budowa komparatora szeregowego będzie się trochę różnić od sumatora szeregowego. Moduł komparatora (podobnie jak sumator) musi uwzględniać wynik porównania z poprzedniej pozycji. Ilość przerzutników do pamiętania wyniku z poprzedniej pozycji może zależeć od ilości rozróżnialnych wyników i sposobu kodowania (w przypadku gdy wymagane są trzy wyniki, to można je zakodować na dwóch bitach i potrzeba 2 przerzutników do pamiętania).

Sumatory, subtraktory, komparatory szeregowo jako automaty

Wyżej wymienione układy można zrealizować w formie automatu Moore'a i Mealy. Zostanie to wyjaśnione na przykładzie sumatora. Dane do takiego automatu będą podawane szeregowo jak do sumatora akumulacyjnego (rys.2). Dla każdej pary bitów (ich kombinacji) można przyporządkować sygnał wejściowy (np. 00-z₀₀, 01-z₀₁, 11-z₁₁, 10-z₁₀). Wobec tego dodanie dwóch liczb jak na rys.2 (0011 i 0111) będzie skutkowało podaniem na wejście

automatu ciągu symboli $z_{11}, z_{11}, z_{01}, z_{00}$. Podczas podawania symboli wejściowych na wyjściu pojawi się ciąg y_0, y_1, y_0, y_1 . W przypadku automatu Mealy stan służy do zapamiętania czy jest pamiętane przyniesienie czy nie (sumator w formie automatu Mealy będzie miał dwa stany). Automat Moore'a (gdzie wyjście jest przyporządkowane do stanu) będzie się składał z 4 stanów (2 możliwe wyjścia razy 2 możliwe przeniesienia = 4). Należy pamiętać aby podczas kodowania symboli zachować oryginalne przyporządkowanie czyli np. z_{01} zakodować jako 01. Analogicznie zbudowany jest subtraktor. W przypadku komparatora z 3 wyjściami układ jak automat Mealy i Moore'a będzie się składał z 3 stanów.